



PIO IX

Taller de Montaje y Tec. Digitales

G.E.:5

Título: **Circuitos Lógicos MSI**

Calificación:

Alumno: _____

Curso: _____ División: _____ N° de lista: _____ Firma Alumno: _____

F.I.: _____ F.F.: _____ F.C.: _____

Firma Profesor:

Primera Parte: Codificadores y Decodificadores

1- Utilizando tablas de verdad, ecuaciones lógicas y compuertas, diseñar:

- DeCodificador de 2 a 4 con entrada de habilitación (Enable).
- Codificador de 4 a 2 incluyendo la entrada de habilitación (Enable) y las salidas G y Eo.

En cada caso dibujar el diagrama en bloques, escribir la tabla de verdad, la ecuación lógica de salida, y la implementación del circuito con compuertas. Recordar que los codificadores tienen prioridad.

2- Diseñar un circuito para expandir el Codificador de 4 a 2 (con prioridad) diseñado en el ejercicio 1-, de forma tal de lograr un codificador de 16 a 4 (de In0 al In15 como entradas y Zd, Zc, Zb y Za como salidas). Utilizar la lógica externa necesaria. Por último explicar con dos ejemplos como funciona el sistema.

3- A partir de un Codificador con prioridad MC1 4532, y las compuertas necesarias, diseñar un codificador DECIMAL (del 0 al 9) a BCD Natural. Dibujar el circuito utilizado, la tabla de verdad de todo el sistema y explicar el funcionamiento del circuito con dos ejemplos.

4- Implementar un Decodificador de 4bits de entrada (A,B,C,D) que permita direccionar 16 salidas (del 0 al 15) utilizando decodificadores de 2 a 4 diseñados en el primer ejercicio. Explicar el funcionamiento con dos ejemplos. No utilizar compuertas adicionales.

5- A partir del Decodificador MC1 4028 , y las compuertas necesarias, implementar un decodificador de:

- a. BCD Aiken a Decimal
- b. BCD Exceso 3 a Decimal

6- A partir de decodificadores de 2 a 4 líneas MC1 4555, y las compuertas necesarias, implementar una expansión que permita realizar un decodificador de:

- a. 3 a 8 (entradas CBA, Salidas Q0 a Q7)
- b. 4 a 16 (Entradas DCBA, Salidas Q0 a Q15)

Explicar el funcionamiento de ambos circuitos con dos ejemplos.

Segunda Parte: Multiplexores y Demultiplexores

1- Utilizando tablas de verdad, ecuaciones lógicas y compuertas, diseñar:

- Multiplexor Digital de 4 Canales (2 entradas de selección) con entrada de habilitación (Enable).
- Demultiplexor de 1 Canal y cuatro salidas (2 entradas de selección) con entrada de habilitación (Enable).

En cada caso dibujar el diagrama en bloques, escribir la tabla de verdad, la ecuación lógica de salida, y la implementación del circuito con compuertas.

2- Implementar la siguiente función lógica:

$$Z = \sum_3 (0,1,3,5,7)$$

- a) Utilizando multiplexores de 4 canales y 2 entradas de selección y una compuerta negadora.
- b) Utilizando demultiplexores de 8 canales y las compuertas necesarias.

En todos los casos explicar el funcionamiento del circuito y dar ejemplos.

- 3- Diseñar, a partir de multiplexores de 4 canales diseñados en el punto 1), un multiplexor de 16 canales. Dibujar el circuito y explicar el funcionamiento con 2 ejemplos.
- 4- Diseñar un conversor de códigos BCD Aiken a BCD Natural utilizando Multiplexores digitales de 4 canales y las compuertas necesarias (la menor cantidad posible). Dibujar el circuito y explicar con dos ejemplos como funciona.
- 5- Una central telefónica tiene 128 abonados que se deben comunicar entre sí. La serie de bits que contiene la voz que SALE del teléfono de cada abonado se conecta a un demultiplexor de 1 a 8 salidas que lo conecta a uno de 8 posibles buses por donde circula la conversación. A su vez, cada abonado está también conectado mediante un multiplexor de 8 canales a 1 salida, a los mismos 8 buses de manera de seleccionar por qué línea vienen los bits que representan la voz que ENTRA a su teléfono. El computador de la central telefónica es quien establece los bits de control y habilitación de los multiplexores y demultiplexores, de manera que las conexiones se den en forma correcta.
 - (a) Realice un esquema simplificado de la conexión de los abonados en la central digital
 - (b) ¿Cuántas conversaciones pueden estar sucediendo al mismo tiempo?

- 6- Se desea realizar un encaminador (router) para una red MVB (Multifunction Vehicle Bus), que es una red ampliamente utilizada en el mundo del ferrocarril para intercambiar datos entre los distintos componentes de un coche de tren (véase la figura). En dicha red la información se intercambia en forma de paquetes, los cuales constan de una cabecera de 4 bits, que indica el tipo de mensaje, seguida de un área de datos en la que se envía la información. La finalidad del circuito que se debe diseñar es la de encaminar los mensajes según su tipo por distintas líneas. Así, si el tipo de mensaje es 0, 2, 5, 7 o 8, el mensaje se encaminara por la línea "Puertos lógicos". Si el tipo es 10, 13 o 15, el mensaje se encaminara por la línea "Mensajes". Si el tipo es 1, 3, 6 o 9, el mensaje se encaminara por la línea "Peticiónes". En el resto de los casos los mensajes se consideraran erróneos y se encaminaran por la línea "A la basura". Además, en este último caso se activará una señal de error denominada "Mensaje Erróneo". Se pide diseñar el circuito lógico para implantar el sistema descrito.

